

《焦平面探测技术》专题文章导读

倪国强
北京理工大学光电工程系

20世纪70年代以来,由于CCD器件的出现,人们开始研究使用相似技术的红外焦平面阵列(IRFPA)技术。80年代,该技术有了比较快的发展,但当时比较成熟、规模较大和均匀性较好的凝视阵列还是中波PtSi器件和热像仪,同时也出现了采用TDI电路的扫描型FPA。90年代,第三代FPA探测器和热成像的概念已经形成,并出现了性能、均匀性较好的非制冷热像仪,在军事和国民经济各个方面得到了广泛应用。在第三代FPA中,热像仪可以充分发挥双色和多色FPA探测器的特点,将同时接收到的不同波段的图像融合和处理,进一步提高热成像识别目标的能力。双色、多色红外器件的发展使整机可同时实现不同波长的多光谱成像探测,成倍扩大系统信息量,成为目标识别和光电对抗的有效手段,而实现不同波段的图像融合以获取更好的观察效果,成为当前光电探测技术发展的研究热点之一。

本专栏的3篇文章都是从焦平面探测技术中的图像融合技术出发,探讨设计轻小型实时图像融合系统的不同关键技术,并从不同的角度和技术给出了设计方法。

《一种低功耗的红外无线视频传输系统》一文设计了一套用于传送视频信号的低功耗红外无线传输系统。该系统以反熔丝工艺的FPGA器件作为编解码核心,高速串行红外收发器作为收发模组。配合辅助的AD/DA接口电路,可实现对复合视频信号从采集缓冲、编码发射到解码回放的完整功能演示。该传输系统的位速率高达16 Mb/s,而发射模块的功耗低于500 mW,适合在大型视频处理系统中作为视频采集设备与视频处理设备间的无线接口。

《基于Virtex-4 FPGA的低功耗图像融合系统》一文为了有效降低基于FPGA的多色红外焦平面图像融合系统的功耗,从电源模块、外部存储器和FPGA器件等部分具体分析了融合系统的低功耗设计。结合图像融合算法的特点和Virtex-4 SX系列FPGA的资源与技术优势,讨论了在总线编码、流水线设计和并行处理等方面低功耗设计的方法。分析结果显示:采用此技术设计的融合系统有效降低了系统的实际功耗,特别是动态功耗降幅可达50%,为提高融合系统可靠性提供了有力支持。

《多ADSP-TS201红外弱小目标实时检测跟踪系统的硬件设计》一文介绍了红外弱小目标实时检测跟踪系统的硬件设计。重点介绍了系统中信号处理模块部分的设计,该部分采用Analog Device公司的600 MHz高性能数字信号处理器ADSP-TS201,构成松耦合式四片ADSP-TS201互连的并行信号处理模块。该模块的定点运算的峰值速度可达19.2 GMAC(16Bit),浮点运算的峰值速度可达14.4 GFLOPS,为完成对序列红外图像中的弱小目标的实时检测跟踪处理提供了硬件平台。

上述3篇文章从不同的角度探讨了图像融合系统的新技术、新方法,为该领域注入了一些新思想。希望这些文章能对从事相关技术研究的读者有所帮助。

文章编号 1004-924X(2007)06-0930-05

一种低功耗的红外无线视频传输系统

郭 磐,许廷发,倪国强

(北京理工大学 信息科学技术学院 光电工程系,北京 100081)

摘要:设计了一套用于传送视频信号的低功耗红外无线传输系统。该系统以反熔丝工艺的FPGA器件作为编解码核心,高速串行红外收发器作为收发模组。FPGA内部配置了游程长度受限码作为红外信道编解码逻辑,并与缓冲、串并/并串转换、循环冗余校验、扰码/解扰等模块一起构成编解码核心。配合辅助的AD/DA接口电路,可实现对复合视频信号从采集缓冲、编码发射到解码回放的完整功能演示。该传输系统的位速率高达16 Mbit/s,而发射模块的功耗低于500 mW,适合应用于大型视频处理系统中作视频采集设备与视频处理设备间的无线接口。

关键词:红外无线传输;反熔丝FPGA;低功耗设计

中图分类号: TN943; TN919.8 **文献标识码:** A

收稿日期: 2007-03-22; **修订日期:** 2007-04-18.

基金项目: 武器装备预研基金资助项目(No. 51476040305BQ0101);国家自然科学基金资助项目(No. 60672082)

A low power wireless infrared video transmission system

GUO Pan, XU Ting-fa, NI Guo-qiang

(Department of Photo-electronic Engineering, School of Information Science and Technology, Beijing Institute of Technology, Beijing 100081, China)

Abstract: A low power wireless infrared transmitting system is presented for transmitting video signal. Using anti-fuse FPGA devices as Encoding/Decoding (ENDEC) core, and high speed serial infrared transceivers as transmission module in this system, the run length limited (RLL) code is deployed in FPGA as a channel ENDEC module to work together with other modules, including IO buffer, serializer/deserializer, cycle redundancy checksum and scrambler/descrambler. Combined with AD/DA interface circuits, these modules compose an integrated demonstration system, in which the two-channel composited video signal can be orderly captured, encoded, emitted, decoded and displayed. The transmitting bandwidth of the system is up to 16 Mbit/s, but the power consumption of the infrared emitting module is low to 500 mW. Therefore it can be used as a wireless interface between the video capture equipment and the video processing system.

Key words: wireless infrared transmitting; anti-fuse FPGA; low power design

1 引言

随着通信技术、集成电路技术的迅速发展,目前在电子设备内部以及相互之间常用的线缆互连技术面临着布线复杂,线路故障检测困难,灵活性、移动性差等难题。相比之下,非接触式的无线数据传输技术更优越。随着技术工艺的不断进步,无线传输的成本与功耗在不断降低,速率与稳定性不断提高,在电子设备互连中得到了越来越多的发展与应用,特别是在一些需要物理隔离、电气隔离或绝热隔离的系统之间,无线传输方式已经替代了线缆连接。

射频传输、串行红外传输、并行光互连是几种比较典型的无线数据传输技术,其中串行红外数据传输技术较为适合于对速率、灵活性要求一般,对功耗、保密性要求较高的应用场合。作为应用,本文探讨了一种基于串行红外技术的红外无线视频传输系统的设计方案。

2 串行红外传输系统构架

同大多数的数据传输系统类似,串行红外传

输系统由发射端、信道、接收端三部分组成^[1]。发射端包括编码调制器和红外发射器,接收端包括红外接收器和解码控制器,其功能如图1所示。对于双向数据传输系统,红外发射器与接收器通常合并为红外收发器(Transceiver),编码调制器与解码控制器也结合为编解码控制器(ENDEC)。

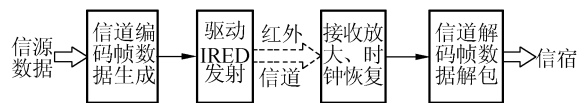


图1 串行红外传输系统功能框图

Fig. 1 Function block diagram of serial infrared transmission system

发射端传输数据时,首先由编码器对信源二进制数据打包生成数据帧,信道编码后转换为适合无线红外信道的脉冲信号;再驱动红外发射器(IrED)发射编码后的红外脉冲。在接收端,由红外接收器将红外脉冲信号转换为电信号,经过前置放大、滤波判决后得到二进制码流;再进行时钟数据恢复(Clock Data Recovery, CDR)从码流中恢复出采样时钟,采样后对数据解码即得到与信源相同的数据。

3 基于 FPGA 的视频红外无线传输系统

利用串行红外技术传输视频数据,是具有探索性的研究。由于视频数据的数据量大、对实时性要求高,对无线传输系统的性能提出了很高的要求。

3.1 系统总体设计

本文设计的双路视频的并行无线传输系统的基本指标如下:

- (1) 视频格式:ITU-601 灰度数字视频流;
- (2) 像素时钟:13.5 MHz^[2];
- (3) 画幅尺寸:128 pixel×128 pixel/路;
- (4) 帧频:25frame/s;
- (5) 量化分辨率:8 bit。

待传输的视频流速率为 6.55 Mbit/s,而目前产品化的红外收发器产品支持的速率最高到 16 Mbps,可以在不压缩的情况下传输图像。

数据的红外信道编解码是整个传输系统的核心,决定着系统的误码率、带宽效率、功率效率及实时性,同时还担负着系统的任务调度、接口转换、控制等任务,实现起来较为复杂。常用的设计方案的处理核心有 ASIC、CPLD、FPGA、DSP 等。其中 DSP 器件虽有很强的运算能力,但不适合实现复杂的编/解码逻辑^[3];其它器件中,FPGA 比 CPLD 有更多的寄存器资源,更适合实现复杂的调度、转换等时序逻辑;与 ASIC 相比,FPGA 有更低的设计与实现成本、更高的可重配置灵活性^[4]。经过综合考虑,这里选用 FPGA 器件来完成设计。

对于移动设备来说,往往采用电池供电,因此功耗问题是在系统设计中面临的首要问题之一。目前普遍应用的基于 SRAM 工艺的 FPGA,一般功耗都在数瓦量级,复杂应用中甚至会达到数十瓦,很难应用于对功耗要求苛刻的移动设备中。而基于反熔丝工艺的 FPGA 能很好地满足低功耗的需要。一方面由于器件是非易失的,不存在很大的配置尖峰电流和启动尖峰电流;另一方面器件能以更低的功耗实现更高的动态工作频率,静态待机功耗在 μW 量级,工作时的动态功耗也仅在毫瓦量级^[5]。因此,选用反熔丝 FPGA 器件

作为传输系统的编/解码核心。

综合以上的考虑,选用了 QuickLogic 公司的 FPGA 器件 QL8325 作为红外传输系统的编解码器的核心,传输部分的技术参数如表 1 所示。

表 1 红外无线视频传输系统技术参数

Tab. 1 Technical parameters of wireless infrared video transmission system

编码方式	RLL(1,13)	数据传输率	16 Mbps
带宽效率	2/3	功率效率	2.58
数据帧大小	32 Kbit	帧纠错编码	CRC-32

3.2 系统工作原理

系统的总体方案如图 2 中所示,分为红外发射电路、红外接收电路、视频接口电路三部分。在红外收/发电路中,由 FPGA QL8325 负责在低功耗下完成复杂的编/解码逻辑。视频接口电路选用了 1 片 CPLD,控制同步 FIFO 缓冲器,配合集成视频 ADC/DAC 器件,完成视频采集、剪裁与回放。系统采用了模块化的功能设计,主要的功能模块包括:

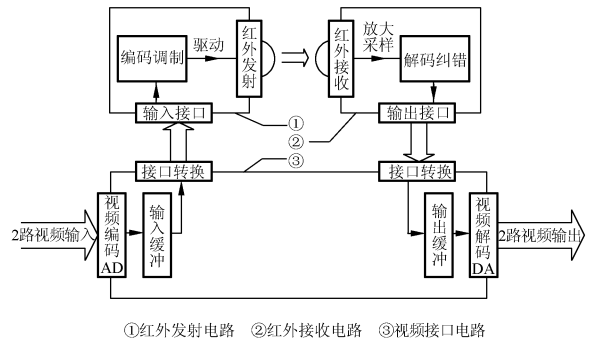


图 2 红外无线视频传输系统框图

Fig. 2 Block diagram of wireless infrared video transmission system

(1) 视频采集:由两台摄像机提供的同步视频源,经复合视频接口分别输入到两片集成视频 AD 进行模数转换。生成两路 8 位数字视频信号,并行存储到一片 16 位的同步 FIFO 中。CPLD 对 AD 芯片输出的行场参考信号和像素时钟计数,产生同步 FIFO 的写入时钟,使得在每一帧的时间内只写入 128 pixel×128 pixel 的数据,实现对输入视频画面大小的剪裁。FIFO 的读出

时钟也由 CPLD 给出,以 $1\text{ MHz} \times 16$ 位宽的速率向红外发射电路传送数据,和 16 Mbps 的红外传输速率相匹配。

(2) 红外编码:红外信道编码采用了成熟的游程长度限制 RLL(1,13) 编码^[6],它是一种功率消耗和带宽效率相对折中的高效编码,能有效避免码间串扰(ISI);纠错编码方案选择了循环冗余校验 CRC-32 编码,它能检测所有长度不大于 32 位的突发错^[7]。此外,还加入了扰码(Scrambler)机制以改善位定时的恢复质量、平滑信号频谱。整体的时序控制由一个有限状态机实现,编码核心的简明框图见图 3,其中 PP、STA、FB、STO、NULL 为符合 IrDA 规范的状态字。

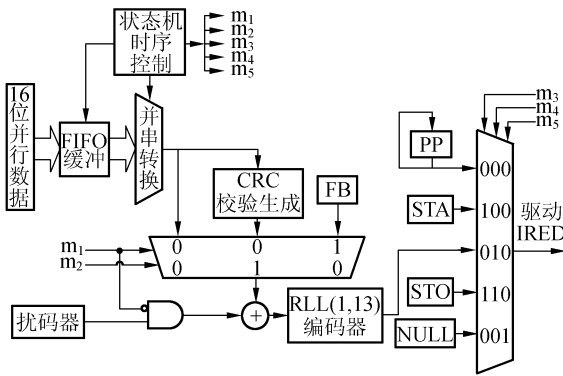


图3 编码核心内部逻辑模块简明框图

Fig. 3 Internal logic models of encoder core

(3) 红外解码:如图 4 所示,由红外接收器输出的数字码流,先通过时钟数据恢复电路恢复出位定时时钟信号,然后与串行码流一起输入解码核心芯片。解码核心检测到数据输入后,先进行数据帧的解包,剥离出有效数据,然后经 RLL 解码、解扰处理后,串并转换输出。若 CRC 校验失败,则产生中断,进入错误状态处理。

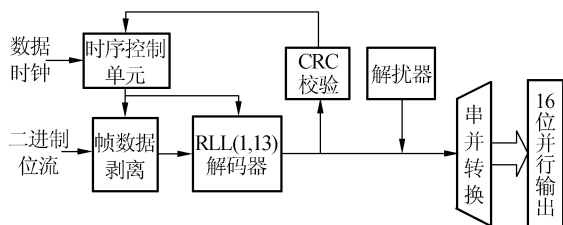


图4 解码核心内部逻辑模块图

Fig. 4 Internal logic models of decoder core

(4) 视频回放:在回放部分,经过红外传输的视频数据需要重新组织成符合 ITU-601 标准的数字视频流,这一功能由 CPLD 配合两片 FIFO 实现。CPLD 控制两路数据分别写入两片 FIFO,然后按照 ITU 标准规定的时序先后输出给视频 DA 芯片,无信号的时间则输出黑色背景。

3.3 传输系统性能分析

为了达到预期的要求,我们对上述红外传输系统方案的性能参数进行了多方面的可行性分析。

(1) 功耗估算。红外发射电路的主要芯片仅包括一片反熔丝 FPGA 和一个集成红外收发器;红外接收电路的硬件结构与发射相似,只多了时钟恢复部分,FPGA 内部逻辑复杂程度也相当。

反熔丝 FPGA 无配置及启动功耗,总功耗包括静态功耗与动态功耗:

$$P_{\text{TOTAL}} = P_{\text{SP}} + P_{\text{DP}}, \quad (1)$$

对于 QL8325 来说,工作电压 $V_{\text{CC}} = 1.8\text{ V}$,静态工作电流 $I_{\text{CC}} = 0.140\text{ mA}$,因此其静态功耗^[5]:

$$P_{\text{SP}} = V_{\text{CC}} \times I_{\text{CC}} = 0.252\text{ mW}, \quad (2)$$

动态功耗与器件工作时的逻辑资源利用率、工作频率、负载电容情况都密切相关^[5]:

$$P_{\text{DP}} = f \cdot C \cdot V_{\text{CC}}^2, \quad (3)$$

在本系统中需要考虑的功耗包括:逻辑单元、时钟网络、RAM 资源、PLL 电路以及 IO 端口,即^[5]:

$$P_{\text{DP}} = P_{\text{LC}} + P_{\text{CLK}} + P_{\text{RAM}} + P_{\text{PLL}} + P_{\text{IO}}, \quad (4)$$

在式(3)、(4)中,各单元的工作频率 f 已知,电容值可参考芯片手册,而 $V_{\text{CC}} = 1.8\text{ V}$ 。通过计算得到总的动态功耗的理论估算值在 200 mW 以内,与之相比静态功耗可忽略不计。集成红外收发器和时钟恢复芯片的典型功耗都在 300 mW 左右,因此可以估算,红外发射电路的功耗低于 500 mW ,红外接收电路的功耗则在 800 mW 以内。由于系统仅在视频数据到来时集中传输数据,部分时间运行在空闲状态,因此这一功耗水平基本可满足低功耗视频传输的要求。

(2) 传输可靠性:红外无线传输的可靠性主要受信道中背景亮度起伏和杂散光随机噪声的影响。本系统中,红外接收器集成的自动增益控制电路,可有效降低背景起伏的影响。而 CRC 校验能检测到绝大多数的随机位错误。在信道容量有空余时,配合反馈信道和重传机制,能保证极低误

码率的传输,满足高质量传输要求。

(3)传输延时:系统的传输延时主要来自于编码、解码和缓冲环节。在编码部分,输入缓冲起始为 1536 字,延时 1536 μs ;数据帧打包加入的前导信息为 288 位,视频同步位为 48 位,共占用 14 μs ^[6];CRC 校验、扰码是与数据链路并行的,无延时;并串转换与 RLL 编码的延时很短,可以忽略。在解码部分,无迟滞环节,延时可不计。因此,总的传输延迟为 1.55 ms,远小于 1 帧视频数据 40 ms 的时间,可满足绝大多数视频传输应用。

4 结 论

本文提出了一套红外无线视频传输系统的设

计方案,在双通道图像实时融合应用中对双路小画面视频可实现低功耗、高可靠、非压缩的实时传输,分析结果表明,设计方案能达到预期的设计指标。

目前串行红外通信技术发展迅速,100 Mbit/s 及更高速率的红外传输技术已经取得了突破性进展,因此若换用可重复编程 FPGA,该方案还可用于未来的串行视频传输、红外编解码技术的研究平台的设计,满足包括 MPEG-2、MPEG-4 等标准压缩视频在内的各类视频处理系统无线传输的要求。

参考文献:

- [1] 韩红霞,郭劲,曹立华,等. 利用光纤进行多路数据与视频图像信息混合传输[J]. 光学 精密工程,2005,13(增):30-33.
HAN H X, GUO J, CAO L H, *et al.*. Design of mixed transmission of multi-channel low-speed digital signals and high-speed video signals using optical fiber [J]. *Opt. Precision Eng.*, 2005, 13(Supp.):30-33. (in Chinese)
- [2] 杜百川. 数字电视原理及设备[M]. 郑州:科学技术出版社,1990.
DU B CH. *Digital TV Principles and Devices*[M]. Zhengzhou: Science and Technology Press, 1990. (in Chinese)
- [3] 马姝琳,钟先信,姚富光. 基于 DM642EVM 的 PCI 总线实时数据通信技术[J]. 光学 精密工程,2005,13(增):196-200.
MA SH L, ZHONG X X, YAO F G. Real-time data communication based on PCI of DM642EVM [J]. *Opt. Precision Eng.*, 2005,13(Supp.):196-200. (in Chinese)
- [4] WANG Y Y, Renevan Leuken, van der ALLE-JAN V, *et al.*. DSP implementation for delay hopped transmitted reference system based on FPGA [J]. *Opt. Precision Eng.*, 2006, 14(5): 876-882.
- [5] QuickLogic. Eclipse-II Family Data Sheet. 2002[Z].
- [6] TAN W S, PETRILLA J, HIRT W. Infrared data association serial infrared physical layer specification[J]. *Infrared Data Association*, 2001, 2:1-60.
- [7] 杨心强,陈国友,邵军力. 数据通信与计算机网络[M]. 第 2 版,北京:电子工业出版社,2003.
YANG X Q, CHEN G Y, SHAO J L. *Data Communication and Computer Network*[M]. 2nd Edition, Beijing: Publishing House of Electronics Industry, 2003. (in Chinese)

作者简介:郭 磐(1981—),男,现在北京理工大学攻读博士学位,主要研究方向为红外无线传输、高速图像和视频处理应用技术。E-mail: guopanbit@163.com

通讯作者:许廷发(1968—),男,博士,副教授,北京理工大学光电工程系教师。研究方向为光电成像探测、目标探测跟踪与识别等。E-mail:cion_xtfl@bit.edu.cn